

# logism数电实验二 (组合逻辑电路设计)运动码表

原创

Treblez\* 于 2019-12-03 20:12:04 发布 8142 收藏 85

分类专栏: [logism与计算机组成](#) [数字逻辑电路与计算机组成原理](#)

版权声明: 本文为博主原创文章, 遵循 [CC 4.0 BY-SA](#) 版权协议, 转载请附上原文出处链接和本声明。

本文链接: <https://blog.csdn.net/treblez/article/details/103370049>

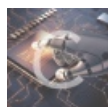
版权



[logism与计算机组成](#) 同时被 2 个专栏收录

14 篇文章 23 订阅

订阅专栏



[数字逻辑电路与计算机组成原理](#)

1 篇文章 0 订阅

订阅专栏

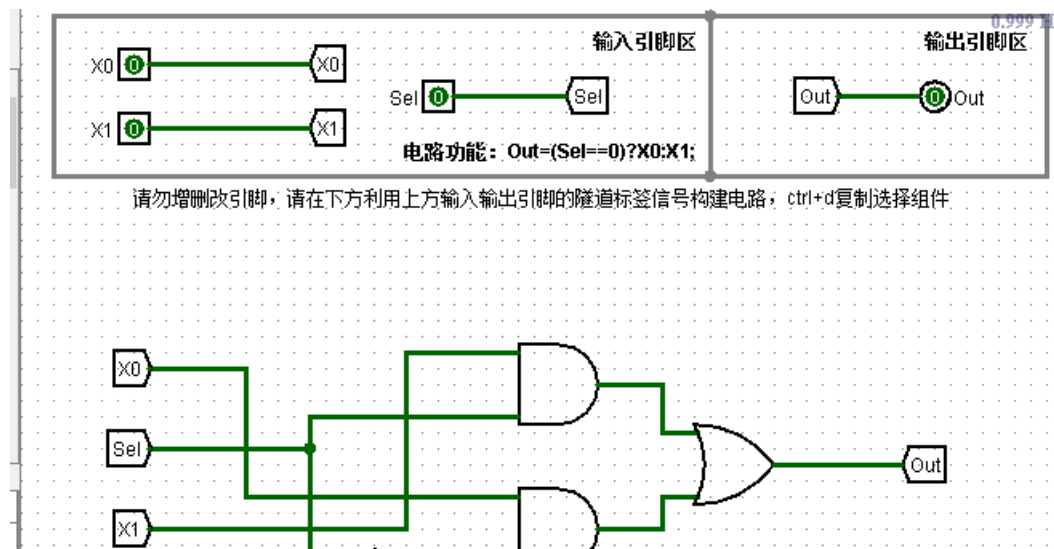
因为看得人好像蛮多, 作为一名负责的博主 (bushi, 所以就把文章补充了一下, 现在过程应该还是比较清晰了。电路文件已经托管至Github, 欢迎star: [点这里](#)

## 一、组件\_二路选择器 (16位)

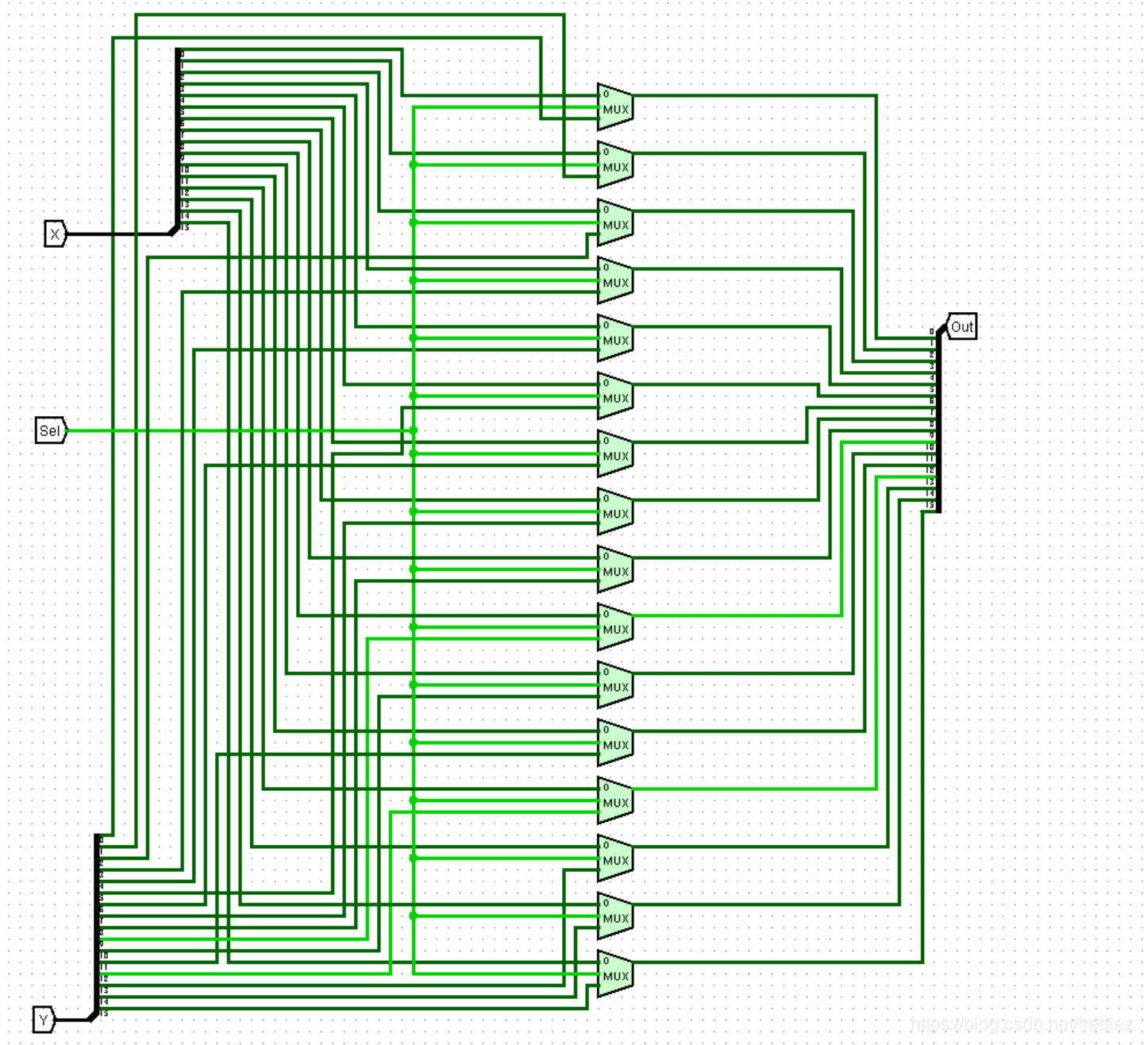
使用真值表得到一位二路选择器

	X0	X1	Sel	In4	In5	In6	In7	In8	In9	In10	In11	In12	Out	Out2	Out3
2	0	0	0										0		
3	0	1	0										0		
4	1	0	0										1		
5	1	1	0										1		
6	0	0	1										0		
7	0	1	1										1		
8	1	0	1										0		
9	1	1	1										1		
10															
11															
12															

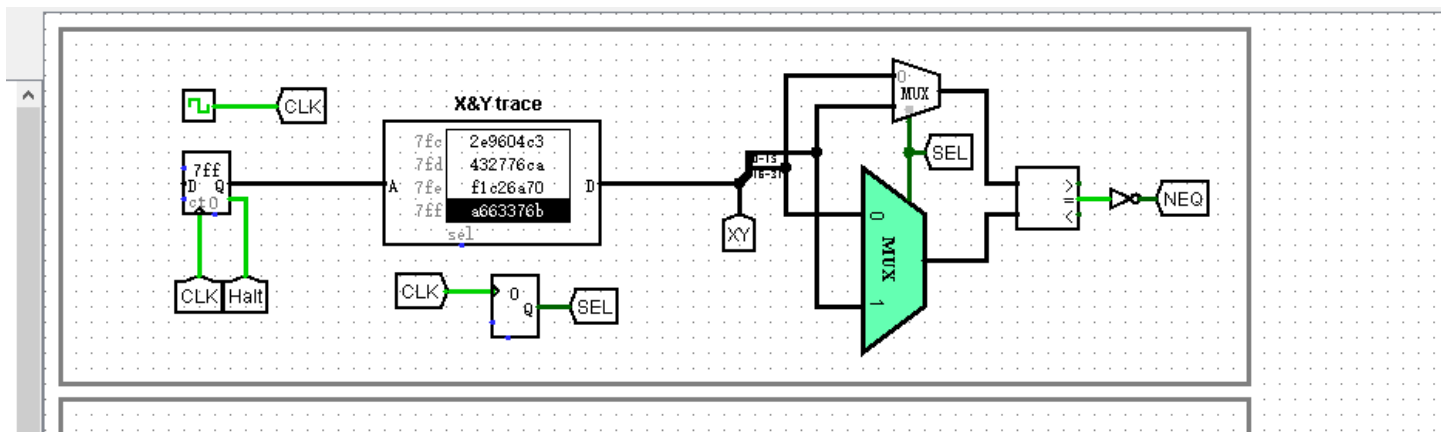
注意要得到下图所示的电路需要在Analysis circuit中简化一下

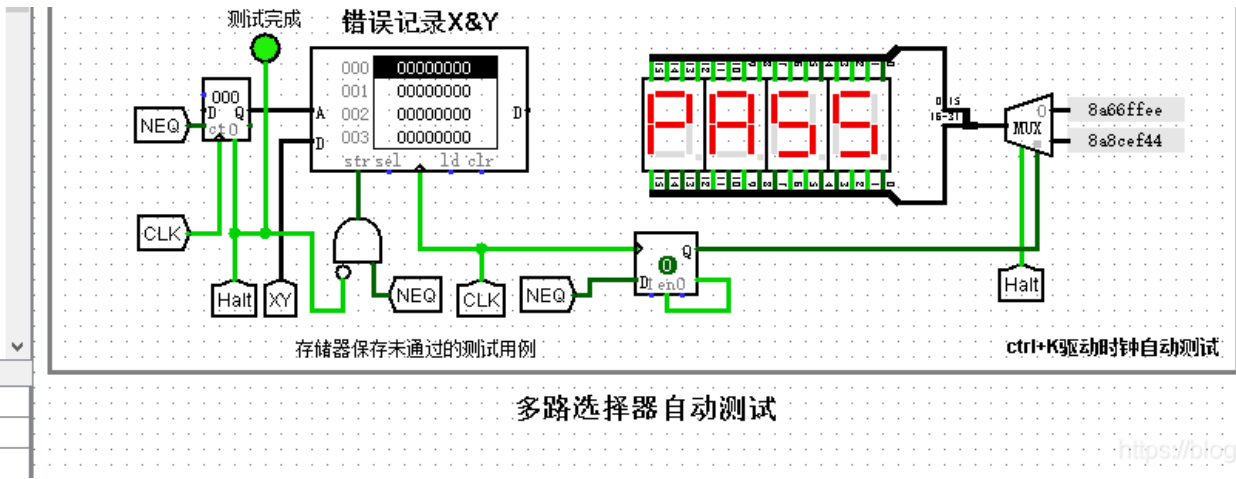


叠加得到十六位的二路选择器



测试通过





### 多路选择器自动测试

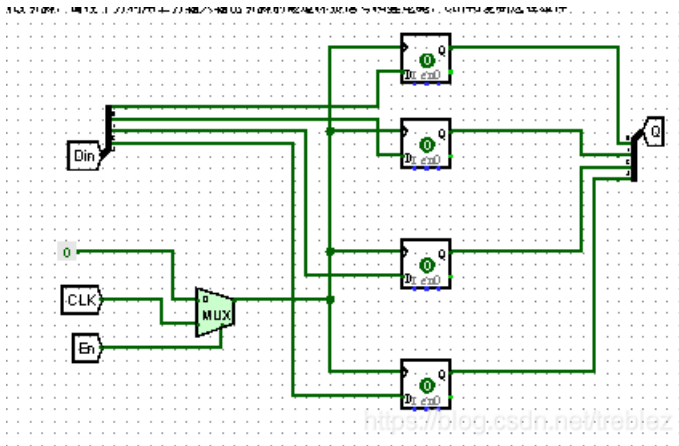
### 二、组件\_16位并行加载寄存器

对我这种菜鸟来说，mooc上讲得不清楚（ $Q \leftarrow D_{in}$ 你说这谁懂啊！），实际上功能是当En为1时，输出数据，当En为0时，保持上次输入的数据。

需要用到：二路选择器、D触发器

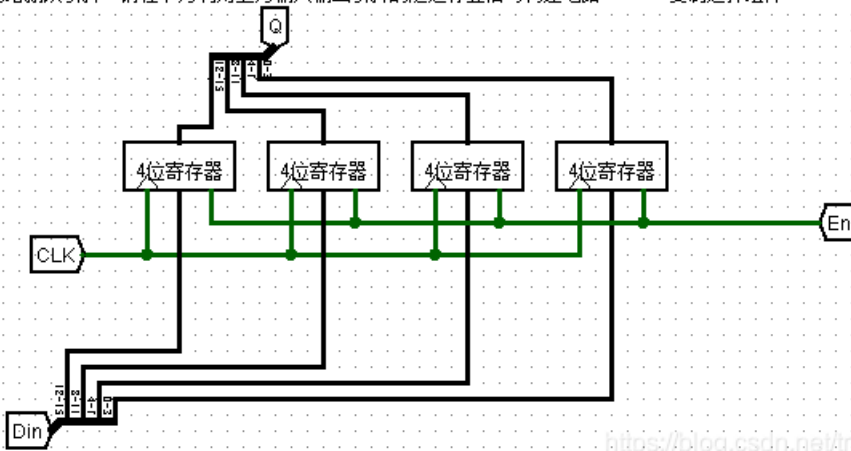
先设计四位并行加载寄存器：

(连得不好看，见谅见谅)



然后级联即可

请勿增删改引脚，请在下方利用上方输入输出引脚的隧道标签信号构建电路，ctrl+d复制选择组件



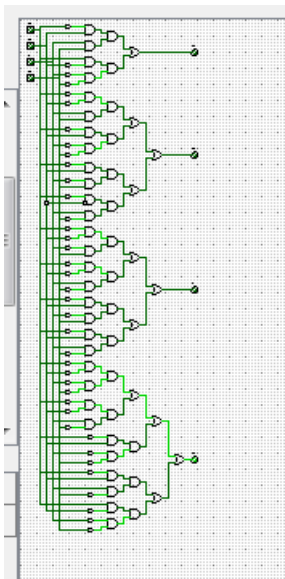
### 三、组件\_BCD计数器

根据数电课程，设计一个同步时序逻辑电路要经过以下步骤：

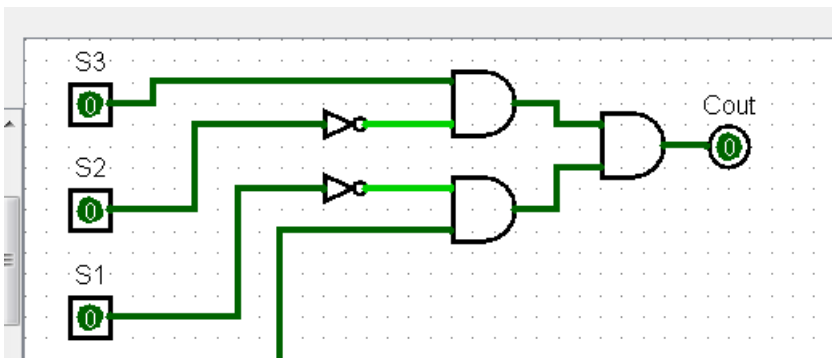
- 根据逻辑功能要求，建立原始状态表
- 简化原始状态表，消去多余状态
- 状态分配或者状态编码
- 选择触发器类型，求出驱动方程、输出方程
- 检查自启动
- 画出逻辑图

当前状态(现态)					输入信号								下一状态(次态)				
S3	S2	S1	S0	现态 10进制	In1	In2	In3	In4	In5	In6	In7	In8	次态 10进制	N3	N2	N1	N0
0	0	0	0	0									1	0	0	0	1
0	0	0	1	1									2	0	0	1	0
0	0	1	0	2									3	0	0	1	1
0	0	1	1	3									4	0	1	0	0
0	1	0	0	4									5	0	1	0	1
0	1	0	1	5									6	0	1	1	0
0	1	1	0	6									7	0	1	1	1
0	1	1	1	7									8	1	0	0	0
1	0	0	0	8									9	1	0	0	1
1	0	0	1	9									0	0	0	0	0

得出状态转换

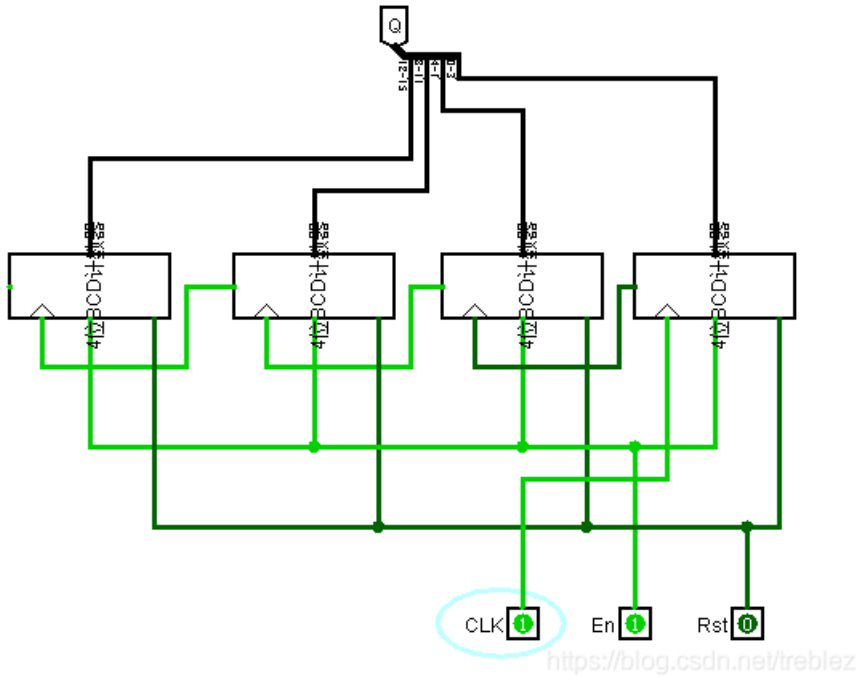
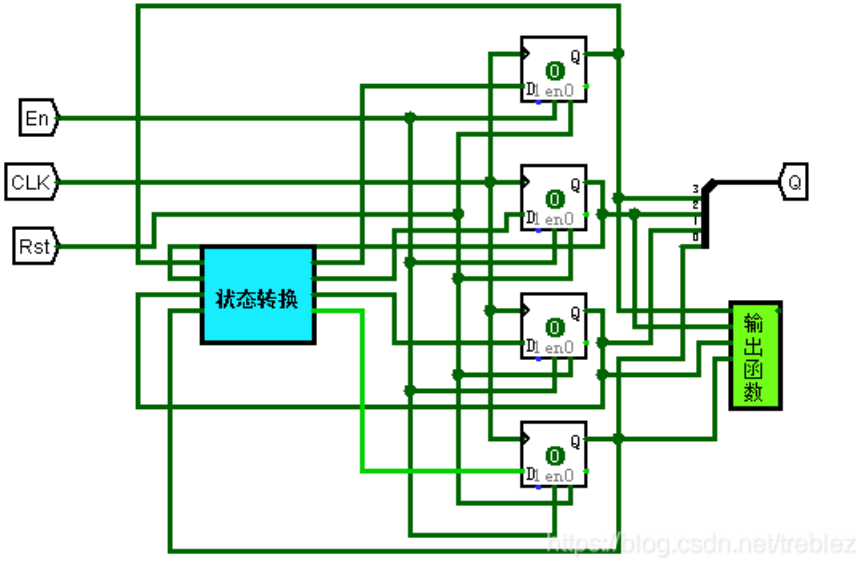


输出函数:





请勿增删改引脚，请在下方利用上方输入输出引脚的隧道标签信号构建电路，ctrl+d复制选择组件



同步复位：顾名思义，同步复位就是指复位信号只有在时钟上升沿到来时，才能有效。否则，无法完成对系统的复位工作。  
 异步复位：它是指无论时钟沿是否到来，只要复位信号有效，就对系统进行复位。  
 码表计数器级联即可。

RS、JK、D、T触发器，未使能时都保持原值。

#### 四、运动码表

start	stop	store	reset	NewRecord	S2	S1	S0
-------	------	-------	-------	-----------	----	----	----

我一直还在疑惑为什么有八个状态，其实s0、s1、s2被设计为用来表示当前状态，也就是说输入一栏为空。



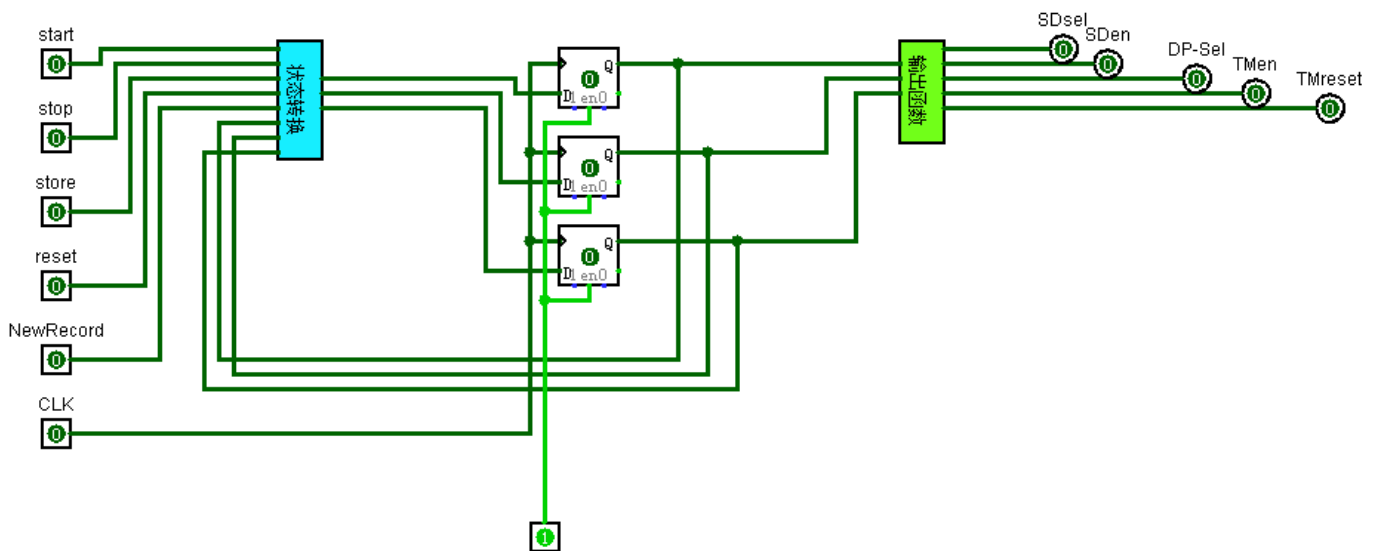
这样我们就可以设计自己的状态转换机了。

比如：

状态	数字
显示	001
存储	010
计数	011
清零	100
暂停	101
复位	110

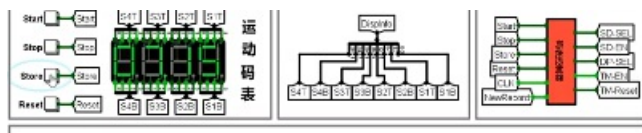
然后自定义一个转换规则

设计好逻辑图并自动生成电路后，连线如下所示：



<https://blog.csdn.net/treblez>

测试：



因为笔者没上过数电课，所以失误在所难免，有问题可以留言

后续可能会有谭老师的组原实验更新（毕竟书已经买了==），有兴趣的关注一下吧！